

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-023011

(43)Date of publication of application : 23.01.1998

(51)Int.Cl.

H04L 12/24

H04L 12/26

H04L 12/28

H04L 29/14

H04Q 3/00

(21)Application number : 08-176206

(71)Applicant : HITACHI LTD

(22)Date of filing : 05.07.1996

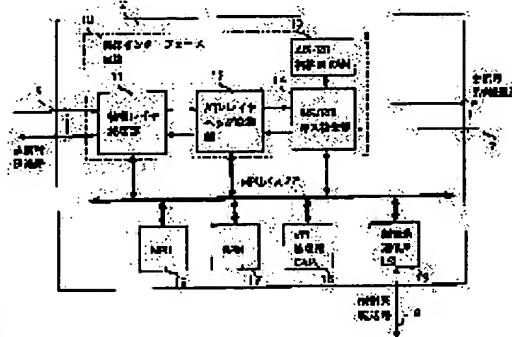
(72)Inventor : SAKAMOTO KENICHI
MIYAGI MORIHIRO
YANAGI JUNICHIRO

(54) COMMUNICATION SYSTEM AND FAULT INFORMATION-PROCESSING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To utilize limited transfer resources and to effectively collect fault information in a control part by periodically transferring to the control part fault statistics information of a high emergency degree and selectively transferring detailed fault information through the use of an idle time.

SOLUTION: When a fault collecting instruction which is issued periodically, for example, at every second from the control part, a line interface 10 sums-up the number of virtual channel (VC) faults by virtual path (VP), and a fault number M at every VP is reported to the control part. the control part instructs the collection of detailed fault information to the line interface 10 within the range of the transfer ability of a control system transfer path 6 and the ability of control part MPU. The line interface 10 responds to the collecting instruction, so as to transfer the fault information. At this time, when the multiplex fault of a VC-level occurs, only the number of faults collected by a P-level is reported to the control part through the control system transfer path 6. Therefore, the control part can collect detailed information within the range of the ability of the control system transfer path 6 and that of the control part, without interfering another task.



LEGAL STATUS

[Date of request for examination] 15.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-23011

(43) 公開日 平成10年(1998)1月23日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L	12/24	9744-5 K	H 0 4 L	11/08
	12/26		H 0 4 Q	3/00
	12/28	9744-5 K	H 0 4 L	11/20
	29/14			13/00
H 0 4 Q	3/00			3 1 3

審査請求 未請求 請求項の数 15

O L

(全 13 頁)

(21) 出願番号 特願平8-176206
(22) 出願日 平成8年(1996)7月5日

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 坂本 健一
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
(72) 発明者 宮城 盛仁
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
(72) 発明者 柳 純一郎
神奈川県横浜市戸塚区戸塚町216番地 株
式会社日立製作所情報通信事業部内
(74) 代理人 弁理士 小川 勝男

関係図

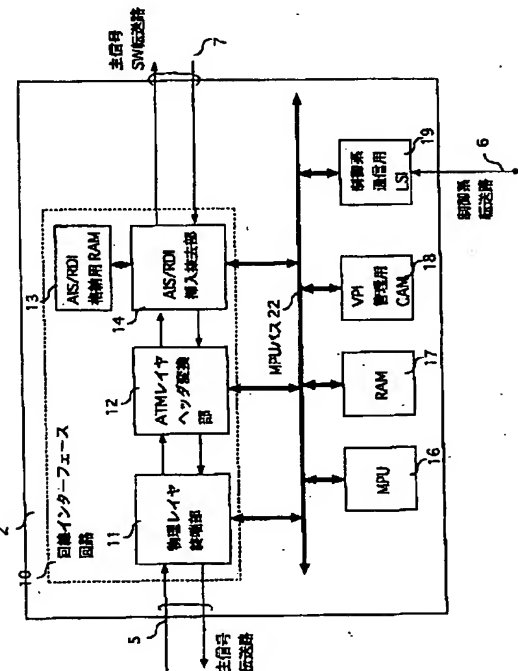
(54) 【発明の名称】 通信システムおよび障害情報処理方法

(57) 【要約】

【課題】 通信回線で発生した障害の検出情報を限られた転送条件のもとで制御部に効果的に転送すること。

【解決手段】 障害情報源となる回路ボード側で障害情報を処理し、制御部からの要求に応答して、障害の状態をマクロに示す統計情報を定期的に転送し、その後で、転送可能な量の障害詳細情報を転送する。

【効果】 制御部で障害切り分けを迅速に判断し、障害復旧を効果的にできる。



【特許請求の範囲】

【請求項 1】回線の障害検出機能を有する少なくとも 1 つの回線インターフェースを搭載した回路ボードと制御部との間で行う障害情報の処理方法であって、上記回路ボードに設けたメモリに上記回線インターフェースで検出した障害情報を一時的に記憶しておき、上記制御部からの第 1 の転送指示に回答して、上記回路ボードから上記制御部に、上記障害情報から得られる障害の統計値を通知し、上記制御部からの第 2 の転送指示に回答して、上記回路ボードから上記制御部に上記障害情報の詳細を通知することを特徴とする障害情報の処理方法。

【請求項 2】前記制御部が、前記第 1 の転送指示を定期的に発行し、前記統計値を受信して緊急度の高い障害情報処理を行い、前記障害情報の詳細を受信して緊急度の低い障害情報処理を行うことを特徴とする請求項 1 に記載の障害情報の処理方法。

【請求項 3】前記制御部が、前記第 2 の転送指示によって、送信すべき障害情報の範囲を指定し、前記回路ボードが、上記第 2 の転送指示で指定された範囲の障害情報を前記メモリから読み出して上記制御部に転送することを特徴とする請求項 1 または請求項 2 に記載の障害情報の処理方法。

【請求項 4】前記回路ボードが、非同期転送モード (ATM) 通信ネットワークの伝送路に接続された回線インターフェースを収容しており、前記第 1 の集計指示に回答して、仮想パス (VP) 毎に集計した仮想チャネル (VC) レベルでの障害件数を前記統計値として前記制御部に通知することを特徴とする請求項 1 ～請求項 3 の何れかに記載の障害情報の処理方法。

【請求項 5】前記回路ボードが、前記第 1 の転送指示に回答して、前記仮想パス (VP) 毎に集計した仮想チャネル (VC) レベルでの障害件数が所定の閾値を超えたか否かを判定し、上記閾値以下の場合は障害情報の詳細を、そうでない場合は上記障害件数を前記制御部に通知することを特徴とする請求項 4 に記載の障害情報の処理方法。

【請求項 6】前記回路ボードが、非同期転送モード (ATM) 通信ネットワークの伝送路に接続された回線インターフェースを収容しており、前記第 1 の集計指示に回答して、回線インターフェース毎に集計した仮想パス (VP) レベルでの障害件数を前記統計情報として前記制御部に通知することを特徴とする請求項 1 ～請求項 3 の何れかに記載の障害情報の処理方法。

【請求項 7】前記回路ボードが、前記第 1 の転送指示に回答して、前記回線インターフェース毎に集計した仮想パス (VP) レベルでの障害件数が所定の閾値を超えたか否かを判定し、上記閾値以下の場合は障害情報の詳細を、そうでない場合は上記障害件数を前記制御部に通知することを特徴とする請求項 6 に記載の障害情報の処理方法。

【請求項 8】前記回路ボードが、前記第 1 の転送指示に回答して、前記統計値と前記障害情報のサンプルとを前記制御部に転送することを特徴とする請求項 1 ～請求項 7 の何れかに記載の障害情報の処理方法。

【請求項 9】回線障害をレイヤ別に検出する機能を有する少なくとも 1 つの回線インターフェースを搭載した通信回路ボードと上位制御装置との間で行う障害情報の処理方法であって、

10 上記回路ボードに設けたメモリに上記回線インターフェースで検出した障害情報をレイヤ識別子対応に一時的に記憶しておき、

上記制御部からの第 1 の転送指示に回答して、上記回路ボードから上記制御部に、上位レイヤの障害件数を下位レイヤ毎に集計して得られた統計情報として通知し、上記制御部からの第 2 の転送指示に回答して、上記回路ボードから上記制御部に、上記障害情報の詳細を通知することを特徴とする障害情報の処理方法。

20 【請求項 10】前記制御部が、前記第 1 の転送指示を定期的に発行し、前記統計情報を受信した後、前記第 2 の転送指示によって、送信すべき障害情報の範囲を前記回路ボードに指定し、前記回路ボードが、上記第 2 の転送指示で指定された範囲の障害情報を前記メモリから読み出して上記制御部に転送することを特徴とする請求項 9 に記載の障害情報の処理方法。

【請求項 11】回線の障害検出機能を有する少なくとも 1 つの回線インターフェースを搭載した回路ボードと制御部との間で行う障害情報の処理方法であって、

30 上記回路ボードに設けたメモリに上記回線インターフェースで検出した障害情報を一時的に記憶しておき、

上記制御部からの第 1 の転送指示に回答して、上記回路ボードから上記制御部に、障害の状態をマクロに示す情報を通知し、

上記制御部からの第 2 の転送指示に回答して、上記回路ボードから上記制御部に障害の詳細情報を通知することを特徴とする障害情報の処理方法。

【請求項 12】前記制御部が、前記第 1 の転送指示を定期的に発行し、前記マクロ情報を受信して緊急度の高い障害情報処理を行い、前記障害詳細情報を受信して緊急度の低い障害情報処理を行うことを特徴とする請求項 11 に記載の障害情報の処理方法。

【請求項 13】少なくとも 1 つの通信回線を収容し、上記回線上に多重化して形成される論理的なコネクションの各レイヤ毎の障害検出機能を有する少なくとも 1 つの回路ボードと、上記回路ボードに制御用の伝送路を介して接続された制御装置とからなり、

50 上記回路ボードが、上記通信回線に生じた障害の状態を示す障害情報をコネクション識別子対応に一時的に蓄積するためのメモリと、プロセッサと、上記制御装置と交信するための通信インターフェースとを有し、

上記プロセッサが、上記通信インターフェースを介して

受信した上記制御装置からの第 1 の転送指示に応答して、上記メモリに蓄積されている障害情報に基づいて統計値を算出し、これを上記通信インターフェースを介して上記制御装置に通知する機能と、上記制御部からの第 2 の転送指示に応答して、上記メモリから障害情報を読み出し、上記通信インターフェースを介して上記制御装置に転送するための機能とを備えたことを特徴とする通信システム。

【請求項 1 4】前記プロセッサが、前記第 1 の転送指示に応答して、前記統計値と共に、前記メモリから読み出した障害情報のサンプルを前記制御装置に通知する機能を備えたことを特徴とする請求項 1 3 に記載の通信システム。

【請求項 1 5】非同期転送モード (ATM) の通信回線を收容し、上記回線上に多重化された各レイヤ毎の障害検出機能を有する少なくとも 1 つの回線インターフェースが搭載された複数の回路ボードと、制御用の ATM セルを終端するための信号用インターフェースと、上記各回線インターフェースから入力された ATM セルを上記信号用インターフェースまたは他の何れかの回線インターフェースに振り分けるスイッチ手段と、上記各回路ボード、信号用インターフェースおよびスイッチ手段に接続された制御装置とからなり、

上記各回路ボードが、上記回線インターフェースで検出された障害情報を一時的に蓄積するためのメモリと、プロセッサと、上記制御装置と交信するための通信インターフェースとを有し、

上記プロセッサが、上記通信インターフェースを介して受信した上記制御装置からの第 1 の転送指示に応答して、上記メモリに蓄積されている障害情報に基づいて統計値を算出し、これを上記通信インターフェースを介して上記制御装置に通知する機能と、上記制御部からの第 2 の転送指示に応答して、上記メモリから障害情報を読み出し、上記通信インターフェースを介して上記制御装置に転送するための機能とを備えたことを特徴とする通信システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】本発明は伝送路障害検出をレイヤ毎に行う交換機、クロスコネクタ等の通信システムおよび障害情報処理方法に関する。

【0 0 0 2】

【従来の技術】通信ネットワークシステムにおいては、障害発生時に、各通信装置で障害検出、障害切り分け、障害復旧等の動作を行う必要がある。通信障害を検出して終端点に障害通知を行う方式として、AIS (Alarm Indication Signal) / RDI (Remote Defect Indication) 方式が知られている。図 2 は、AIS / RDI による障害通知の手順を示す。59 (59-a、59-b) は、終端点 (a) 50-a と終端点 (b) 50-b の間に、接続点 (a) 51-a、接続点 (b) 51-b を介して張

られた双方向のコネクションである。今、下り方向のコネクション 59-a 上で、X 印で示した点 52 において伝送障害が発生したと仮定すると、障害発生点 52 の下流側に隣接する接続点 (a) 51-a で上記障害が検出される (障害検出 53)。接続点 (a) 51-a は、障害発生を通知するための制御信号 AIS を生成し、これをコネクション 59-a の下流方向に送出する (AIS 発生 54)。上記 AIS は、コネクション 59-a に沿って転送され、終端点 (b) 50-b に通知される。途中にある接続点 (b) 51-b は、上記 AIS をモニタする (55)。

【0 0 0 3】終端点 (b) 50-b は、上記 AIS の受信 (AIS 検出 56) によってコネクション (a) 59-a に障害が発生したことを認識すると、対をなす他方の終端点 (a) 50-a に障害発生を通知するために、制御信号 RDI を生成して、これを上り方向のコネクション 59-b に送出する (RDI 発生 57)。上記 RDI は、コネクション 59-b に沿って終端点 (a) 50-a に転送され、終端点 (a) 50-a は、上記 RDI を受信することによって、コネクション 59-a に障害が発生したことを認識する。コネクション上の各接続点 51-b、51-a は、上記 RDI をモニタしている (55-b、55-c)。なお、終端点 (b) 50-b の直前に位置したリンクで障害が発生した場合は、終端点 (b) 50-b がこれを検出し、この障害検出を契機として RDI を生成する。

【0 0 0 4】図 3 は、ITU-T で勧告されている ATM (Asynchronous Transfer Mode) 網上の AIS / RDI として用いられる OAM (Operation Maintenance Administration) セルのフォーマットを示す。60 は、VPI / VCI 等のルーティング情報やこのセルが OAM であることを示す情報を含むセルヘッダ、61 は OAM セルの種別、62 は OAM セルの機能種別、63 は障害の種別、64 は障害発生箇所を示す位置表示情報、65 は未使用フィールド、66 は現時点では未定義で将来予備用となっている領域、67 はエラー訂正符号 (CRC-10) を示す。

【0 0 0 5】ATM では、1 つの物理コネクション上に複数の論理パス VP (Virtual Path) を多重化し、更に各 VP 上に複数の論理チャネル VC (Virtual Channel) を多重化しており、VC 障害が発生すると、図 2 で示した OAM フローメカニズムに従って VC レベルの各終端点 50 に AIS / RDI セルによる障害通知がなされる。また、ATM 網を介して通信を行う場合、障害の切り分けを網側で行うために、網とユーザのインターフェース (UNI: User Network Interface)、または網間のインターフェース (ICI: Inter Network Interface) に面した通信装置において AIS / RDI のモニタ又は折り返しが行われ、網側ノード装置の制御部に障害通知が行われる。以下このような点を含め、広義の終端点と呼ぶことにする。

【0 0 0 6】図 4 は、複数の VC に同時に障害が発生する多重障害の 1 例を示す。70 (70-a ~ 70-d) は、VP コネクション 71 を終端し、VC コネクション 72 を交換する VCH (Virtual Channel Handler: VC 交換機) であり、例えば、VCH3

70-cにおいて、VCヘッダ付け替え、VC変換テーブル、VC交換部等を行うVC-XC(VC Exchange)部で障害76が発生すると、ここで交換されるVCの全てが障害となり、障害VC(72-a、72-b、72-c)の各終端点でAIS75を検出することになる。

【0007】図5は、ネットワークで発生する多重障害の他の例を示す。この例では、VP4のリンク71-dで障害73が発生した場合であり、下流側に隣接するVCH3 70-cがVPレベルの障害を検出してVP AIS状態74となり、障害VP 4 71-dに多重された各VC(72-a、72-b、72-c)毎に下流側にVC AISセルを送出し、VC1 72-a、VC2 72-b、VC3 72-cの終端点となるVCH4 70-dで、これらのVC対応のAISセル(VC1 AIS、VC2 AIS、VC3 AIS)75を受信している。ここに示した多重障害例では、1つのVP上の多重化されるVCが数個程度となっているが、実際のネットワークでは、1VP当たり数10個のVCが多重されるため、図5のような障害が複数ヶ所で同時に発生した場合は、終端点となる1つの交換機に数10個～数千個のAISセルが到着することになる。

【0008】図6は、ATM交換機の1例を示す。1は複数の入出力ポート(SW伝送路)を備えたスイッチ部であり、各入力ポートから入力されたセルをセルヘッダに含まれるルーティング情報によって決まる何れかの出力ポートに出力する。2(2-a～2-n)は、後述する回線インターフェース回路を搭載した回路ボード(以下、本明細書ではラインカードという)であり、スイッチ部の各入出力ポートと各主信号伝送路5との間に設けられ、入力セルのヘッダ変換、出力セルからの内部ルーティング情報の除去等の機能を備える。3は、上記スイッチ部および各ラインカードに制御系転送路で接続された制御部、4は、スイッチ部1を介して入力された制御用セルを終端し、制御メッセージに組み立てて上記制御部3に渡すと共に、制御部3から与えられた制御メッセージをセルに分割して上記スイッチ部1に送り込む信号処理回路(SIG終端部)である。ユーザセル(ユーザ情報)は、主信号伝送路5を介してラインカード2に入力され、ヘッダ変換された後、SW伝送路7-aを介してSW部1に入力され、ここで交換されて所望のラインカード2から主信号伝送路に送出される。主信号伝送路でVC障害が発生し、何れかのラインカード2-iがAISセル又はRDIセルを受信すると、障害VCのVCI(Virtual Connection Identifier)や障害要因、障害箇所が、制御系転送路6を介して制御部3に通知される。

【0009】図7は、障害発生時にラインカード2上の回線インターフェース10と制御部3の間で行われる従来の障害通知シーケンスの1例を示す。回線インターフェース10は、AISを検出(80)すると、VPI値、VCI値、障害種別、障害点等の障害情報をメモリに蓄積しておき、制御部3から障害収集指示を受けると(81)、それまでに蓄積されていた障害情報を制御部3に転送(82)する。

制御部3は、上記障害情報転送82において、AIS情報の詳細通知83を受け取り、これに基づいて障害に対処する。制御部3が行う障害情報収集の周期は、AIS/RDIセルの送出間隔である1秒又はそれ以上(～数十秒)程度である。

【0010】上記制御部3には、図6に示すように、ネットワークマネジメントLANを介して、ネットワーク全体を管理するためのネットワーク制御装置が接続しており、或るノード装置で障害が発生すると、制御部3からの通知に基づいて、ネットワーク制御装置が、例えばルーティング等のネットワークレベルでの障害復旧動作を行う。

【0011】

【発明が解決しようとする課題】然るに、制御部3は、回線インターフェースからの障害情報の収集の他に、呼設定等のコネクション制御あるいはノード装置全体の監視等を行っており、これら複数の動作を滞りなく行う必要がある。しかしながら、上述した多重障害が発生すると、各回線インターフェースから制御部に送出すべき障害情報の量が、制御系転送路6の転送帯域あるいは制御部3のMPU処理能力を占有したり、それらの能力を超えてしまうおそれがある。

【0012】例えば、128kのコネクションを扱うVC交換機で全コネクションが障害となった場合を仮定すると、128kのAIS、128kのRDIを制御部3で処理する必要がある。回線インターフェース10から制御部3に転送される1障害あたりの情報量を20バイトとすると、トータルの情報転送容量は5.12MBとなるため、これらの情報を制御系転送路6で短時間(例えば、1秒間)で送信することは困難である。

【0013】このため、従来の交換機では、同時に対処できる障害数が限られており、例えば障害監視周期を長くしたり、規定数以上の障害情報は通知しないようにしているため、制御部3で全ての障害情報を即時に収集した上で障害の切り分けを行い、障害復旧をすることはできなかった。また、ネットワーク制御装置は、制御部3で一次処理した情報を受け取るようになっているため、制御部で障害処理が滞ると、ネットワーク制御装置への障害情報の通知も必然的に遅れることになる。

【0014】本発明の目的は、VCコネクションの多重障害のように多量の障害情報が発生した場合でも、障害を迅速に切り分けることができる障害情報処理方法および通信システムを提供することにある。本発明の他の目的は、情報源から制御部に多量の障害情報を効率的に転送できる障害情報処理方法および通信システムを提供することにある。本発明の他の目的は、多重障害時に障害復旧を迅速に開始できるように工夫されたインターフェースを持つ通信システムを提供することにある。

【0015】

【課題を解決するための手段】上記目的を達成するために、本発明は、回線の障害検出機能を有する少なくと

も1つの回線インターフェースを搭載した回路ボードと制御部との間で行う障害情報の処理方法において、上記回路ボードに設けたメモリに上記回線インターフェースで検出した障害情報を一時的に記憶しておき、制御部からの第1の転送指示に応答して、上記回路ボードから制御部に障害情報の統計値を通知し、制御部からの第2の転送指示に応答して、上記回路ボードから制御部に上記障害情報の詳細を通知することを特徴とする。

【0016】上記制御部は、上記第1の転送指示を定期的に発行することによって、上記統計値が示す、例えば、一定期間毎の障害発生件数から緊急度の高い障害情報処理あるいは障害対策を行い、その後、第2の転送指示を発行することによって障害情報の詳細を受信し、緊急度の低い障害情報処理あるいは障害対策を行うことができる。この場合、第2の転送指示によって送信すべき障害情報の範囲を指定し、上記回路ボードが、上記指定された範囲の障害情報をメモリから読み出し、制御部に転送するようにすれば、限られた転送時間および伝送容量の中で、所望の障害情報を選択的に受信することができる。上記第1の転送指示の発行サイクルで決まる所定の処理期間内に転送できなかった障害情報の詳細は、次のサイクル以降で転送すればよい。

【0017】本発明の実施例によれば、各回路ボードは、非同期転送モード(ATM)通信ネットワークの伝送路に接続された回線インターフェースを收容しており、上記第1の集計指示に応答して、仮想パス(VP)毎に集計した仮想チャネル(VC)レベルでの障害件数を制御部に通知する。この場合、第1の転送指示に応答して、上記仮想パス(VP)毎に集計した障害件数が所定の閾値を超えたか否かを判定し、上記閾値以下の場合は障害情報の詳細を、そうでない場合は上記障害件数を前記制御部に通知するようにしてもよい。上記回路ボードは、上記第1の集計指示に応答して、回線インターフェース毎に集計した仮想パス(VP)レベルでの障害件数を上記制御部に通知するようにしてもよい。また、上記第1の転送指示に応答して、統計情報と共に、障害情報のサンプルを制御部に転送するようにしてもよい。

【0018】本発明による通信システムは、少なくとも1つの通信回線を收容し、上記回線上に多重化して形成される論理的なコネクションの各レイヤ毎の障害検出機能を有する少なくとも1つの回路ボードと、上記回路ボードに制御用の伝送路を介して接続された制御装置とからなり、上記回路ボードが、通信回線に生じた障害の状態を示す障害情報をコネクション識別子対応に一時的に蓄積するためのメモリと、プロセッサと、上記制御装置と交信するための通信インターフェースとを有し、上記プロセッサが、上記通信インターフェースを介して受信した上記制御装置からの第1の転送指示に応答して、上記メモリに蓄積されている障害情報に基づいて統計値を算出し、これを上記通信インターフェースを介して上

記制御装置に通知する機能と、上記制御部からの第2の転送指示に応答して、上記メモリから障害情報を読み出し、上記通信インターフェースを介して上記制御装置に転送するための機能とを備えたことを特徴とする。

【0019】

【発明の実施の形態】以下、本発明の実施例を図面を参照して詳細に説明する。図1は、例えばATM交換装置(VCハンドラ)の構成要素となる本発明によるラインカード2のブロック図である。主信号伝送路5と主信号SW転送路7は、図6に示した符号5、7に対応しており、主信号伝送路5から回線インターフェース10に到来した入力セルは、物理レイヤ終端部11で物理レイヤの終端処理が行われた後、ATMレイヤヘッダ変換部12に入力される。ATMレイヤヘッダ変換部12では、SW部1においてセルの交換動作に必要な内部ルーティング情報(内部タグ)の付与と、ATMヘッダの書き換えが行われる。ヘッダ変換された入力セルは、AIS/RDI挿入抜去部14に入力され、入力セルがAISセルまたはRDIセルか否かの判別が行われる。入力セルが主信号(ユーザセル)の場合は、主信号SW転送路7からSW部1に転送される。入力セルがAIS/RDIセルの場合は、AIS/RDIセル挿入抜去部14で抜去され、メモリ13に蓄積される。

【0020】16は、回線インターフェース10の制御、監視、障害情報の解析と転送、などを行うためのマイクロプロセッサ(MPU)、17はメモリ(RAM)、18はどのVPIに対する情報がRAM 17のどこに格納されているかを示すポインタを保持するためのVPI管理用CAM、19は制御系転送路6を介して制御部3と通信するための制御系通信用LSI(インターフェースLSI)である。

【0021】図8は、VPI管理用CAM 18とRAM 17内のVC AIS/RDIヘッダ情報格納エリアとの関係を示すメモリマップである。RAM 17には、それぞれAIS 障害時にVP毎のVC AIS数を数えるためのカウンタ42とヘッダ情報(VPI/VCI値)43とからなる複数のレコードが設けられており、各レコードは、CAM 18のアドレス41と対応付けられている。VPI値が与えられると、CAM 18から上記VPI値40と対応するRAMアドレス41を読み出し、このアドレスによってRAM 17をアクセスすることによって、上記VPI値と対応した特定のカウンタをアクセスできるようになっている。ここでは、VPI値に基づいてCAM 18を検索することにより、メモリ17のカウンタアドレスを得るようにしているが、AIS/RDIのヘッダ情報を圧縮して得られるヘッダ番号によって各カウンタエリアを管理するようにしてもよい。

【0022】図9は、AIS/RDI挿入抜去部14の詳細を示すブロック図である。入力セルが到着すると、このセルがAISセルか否かを見分けるために、セルヘッダ解析部30で入力セルヘッダのPTフィールドが解析される。ヘッダ解析の結果、入力セルがAIS(またはRDI)セルの場合は、セクタにより、上記入力セルがAIS/RDI受信処理

部31に振り分けられ、入力セルがユーザセルの場合は、入力セルがSW転送路7側に振り分けられる。

【0023】AIS/RDI受信処理部31は、入力されたAISセルを分解し、セル情報、タイムスタンプ等の詳細情報をRAMアクセス制御部35を介してAIS/RDI格納用RAM 13に格納する。これと同時に、RDIセル送出処理部32に対してRDIセルの送出を指示し、AISセルのヘッダ部の情報をAIS/RDIヘッダ情報FIFO 34に格納する。この場合、AIS/RDIヘッダ情報FIFO 34は、AISセル用とRDIセル用に別々のFIFOを用意してもよいし、同一のFIFOを用いてAIS/RDIを識別ビットによって区別する方式としてもよい。

【0024】上記AIS/RDI挿入抜出部14は、障害検出機能を備えており、例えば、この通信装置の前段リンクで障害が起こった場合、次のように動作する。AIS検出挿入部33は、主信号を監視し、主信号が途絶えてAIS状態となったことを検出すると、障害チャネルの下流に障害発生を伝えるためにAISセルを生成してSW部転送路7に送出すると共に、AIS/RDI受信処理部31に障害発生を通知する。AIS検出挿入部33から障害発生を通知されたAIS/RDI受信処理部31は、詳細情報(障害情報とタイムスタンプ)をRAMアクセス制御部35を介してAIS/RDI格納用RAM 13に格納する。これと同時に、RDIセル送出処理部32に対してRDIセルの返送を指示し、上記AISセルのヘッダ部の情報をAIS/RDIヘッダ情報FIFO 34に格納する。

【0025】図10は、AIS/RDI格納用RAM13内に形成される障害詳細情報格納テーブルの構成を示す。RAM13には、回線インターフェース10が収容する各VP/VC対応に、AIS用とRDI用の障害情報記憶領域をもつテーブルレコードが用意される。例えば、回線インターフェース10の収容チャネル数が1024チャネルの場合、RAM13に1024のレコードが用意され、各レコードで、AIS/RDIそれぞれに対して、障害発生時刻121、障害種別122、障害位置表示123、障害回復時刻124、障害時間125を記憶する。

【0026】上記各項目の値は、初期状態においてオールゼロとなっており、AISセル受信時(AIS状態の検出時)には、AISセルの障害種別63の値が障害種別122に、障害位置表示64の値が障害位置表示123にそれぞれ記録される。また、上記AISセルによってVPまたはVC障害が開始された場合は、セルの受信時刻を障害発生時刻121として記録し、障害中に更に後続のAISセルが受信されると、障害種別122、障害位置123を上書きし、障害時間125の値を更新する。障害が一旦発生すると、障害要因と障害種別途中で変化することは稀であり、上述したようにAISセルの受信の都度、新たな情報を上書きしても実用上の問題はない。障害が回復すると、その時刻を障害回復時刻124として記録する。

【0027】図11は、回線インターフェース10において、上記AIS/RDI挿入抜出部14が、RAM13に蓄積された障害情報(AISセル情報)を制御部3に転送する場合の制御シーケンスを示す。回線インターフェース10では、AIS

セル80を検出する、これをRAM13に記憶しており、制御部3から周期的、例えばATM AIS/RDI送出周期である1秒毎に発行される障害収集指示81を受信すると、VP別にVC障害数を集計し(84)、VP毎の障害数Mを制御部3に通知する(85)。制御部3は、制御系転送路6の転送能力および制御部MPUの能力の範囲内で、回線インターフェース10に障害詳細情報の収集指示86を出す。回線インターフェース10は、上記収集指示86に応答して、障害情報を転送(詳細通知)する(83)。

【0028】図12は、障害収集指示81に応答して回線インターフェース10のMPU 16が行う動作フローチャートを示す。障害収集指示81を受けると、その時点で保持しているRAM17内のVPI別VC AISカウンタ42をすべてリセットし(ステップ100)、障害報告があるか否かを調べる(101)。このチェックは、例えば障害があれば割り込みをかけさせるようにしても良いし、AIS/RDIヘッダ情報FIFO 34のエンプティフラグを参照するようにしても良い。もし、障害情報があれば、AIS/RDIヘッダ情報FIFO 34からAISが検出されたVCのVPI/VCI値の1つを読み出し(102)、CAM 18から該当するVPI用のVC AISカウンタ42のアドレス41を読み出し(103)、VC AISカウンタ42を1だけカウントアップし(104)、障害となったVCI値をテーブルに格納した後、ステップ101に戻り、AIS/RDIヘッダ情報FIFO 34が空になるまで、上述した動作を繰り返す。AIS/RDIヘッダ情報FIFO34が空(障害報告なし)になった場合は、各VC AISカウンタ42の値を読み出し(106)、送信フレームを作成して制御部3に報告する(107)。障害詳細情報収集指示86を受けると、回線インターフェース10のMPU16は、AIS/RDI LSI用RAM 13から該当する障害情報を読みだ出し、詳細通知フレームを作成して制御部3に転送する。

【0029】図13は、ステップ107で制御部3に通知されるVC障害数の通知フレームのフォーマットの1例を示す。110はフレームの送信元となる回線インターフェースの識別番号(回線インターフェース番号)、111は障害が検出されたVPの数111であり、その後に、障害検出VPI112とこれに対応するVC障害件数113とからなるレコードが上記VP数111で示した個数分連続する。制御部3は、上記VC障害数通知フレームを受信することによって、VC障害をVPレベルでマクロに把握できる。

【0030】なお、RDIについても、AISの場合と同様の処理シーケンスで管理できる。

【0031】障害時に、制御部3には次の2つの処理が必要となる。第1の処理は、障害復旧のために、障害情報から障害要因を切り分けて障害箇所を特定するものであり、これには1秒単位の即時性が求められる。第2の処理は、お客様への対応、事故原因解析など、事後の対策を打つために障害の詳細を把握するものであり、この処理では即時性は必要なく、数十秒〜で情報収集を出来れば良い。

【0032】VCレベルでの多重障害では、図4、図5で説明したように、1箇所に発生した1つの障害原因で多重障害が起きている。同一箇所、同一原因で発生する制御セルのペイロード部は、図3のセルフォーマットから分かる通り、同一内容となる。従って、障害箇所を特定して復旧する上記第1の処理を目的とした場合、詳細情報は必要ではなく、VPレベルでのマクロな障害状態さえ把握できれば十分である。一方、第2の処理を目的とした場合、詳細情報の収集が必要となるが、障害が一旦復旧し、秒単位で再び障害になることはまれであり、制御系転送路6と制御部3が空いている時間をかけて（十秒〜）詳細情報を収集しても特に問題にはならない。

【0033】そこで、本実施例では、VCレベルの多重障害が起きた時に、御系転送路6を通じて、Pレベルでまとめた障害数のみを制御部3に通知する。このようにすれば、従来方式に比較して転送情報量が少なく済み、制御系転送路6を占有することなく、制御部3で短時間（例えば、1秒以内）で処理出来る情報量とすることが出来る。また、制御部3は、他のタスクを妨げることなく、制御系転送路6や制御部3の能力の範囲内で、詳細情報を収集できる。

【0034】VCレベルの障害をVP毎にまとめて報告するために、閾値を設けるようにしてもよい。例えば、VP毎に設けたいき閾値 α を超えた場合にVP毎にまとめて報告し、それ以外は、詳細情報をそのまま制御部3に通知するようにすれば、障害VC数が少ない時、制御部3が詳細情報まで即時に知ることが可能となる。

【0035】図14は、本発明の他の実施例として、図11で示したVC障害のVP毎の障害通知85と同時に、VP毎にVC障害の詳細情報を1つだけ、サンプル87として制御部3に通知するようにした例を示す。同一箇所に発生した障害に基づくAISセルは同一の内容を持つという事から、このようにサンプル情報を送ることによって、すべての障害VCに対して、かなり高い確率で障害要因を特定することができる。

【0036】交換機等を制御するネットワーク制御装置は、MIB(Management Information Base)を介して、交換機内の制御部3を制御するようになっており、障害が発生した時、MIBを通じて、所定の情報転送プロトコルで障害情報を取得する。上述したように、VCレベルの障害情報をVP毎にまとめて収集するネットワーク装置（例えば、制御部3）を制御対象とした場合、ネットワーク制御装置も、VCレベルの障害をVP毎にマクロに把握して障害復旧するようにすればよい。

【0037】図15は、本発明の更に他の実施例として、VPレベルの障害が起きた時、回線インターフェース別の障害数集計値を通知する例を示す。回線インターフェース10は、制御部3から障害収集指示91を受けると、それまでに検出されていた障害90について、回線インターフェース単位の障害VP数Mを集計94し、これを制御部3に通

知する(95)。回線インターフェースは、詳細情報収集指示96に従って、障害詳細情報の転送92を開始する。これによって、制御部3は、VPレベルの障害情報を回線インターフェース単位で収集し、ネットワークの障害状況をマクロに把握できる。

【0038】以上の実施例では、各ラインカード2に回線インターフェース10が1つずつ搭載された例について説明したが、各ラインカード2に複数の回線インターフェース10を搭載し、1つのMPU16が、複数の回線インターフェースの障害情報を制御部3に転送するようにしてもよい。図16は、各ラインカード2に複数の回線インターフェースを搭載した場合の交換機の構成を示す。この場合、図1に示したAIS/RDI格納用RAM13を各ラインカードに1つずつ設けて複数の回線インターフェースで共用してもよいし、各回線インターフェース対応に1つずつ設けてもよい。

【0039】

【発明の効果】以上に述べたとおり、本発明によれば、緊急度の高い障害統計情報を定期的に制御部に転送し、空き時間を利用して障害の詳細情報を選択的に転送するため、限られた転送リソースを利用して制御部に効果的に障害情報を収集できる。また、本発明によれば、障害情報源となる回路ボード側で、障害情報についてフィルタリング処理し、制御部で扱いやすい情報に加工して転送できるため、制御部側で障害対策を迅速に行うことができる。

【図面の簡単な説明】

【図1】本発明による回線ボードの1実施例を示す図。

【図2】OAMのフローメカニズムを説明するための図。

【図3】ATMレイヤのOAMセルであるAIS/RDIセルのフォーマットを示す図。

【図4】VC多重障害のモデルの1例を示す図。

【図5】VC多重障害のモデルの他の例を示す図。

【図6】ATM交換機の構成の1例を示すブロック図。

【図7】AIS状態を制御部に報告する従来の転送シーケンスを示す図。

【図8】本発明によるVPI毎の障害カウント方式の1例を示す図。

【図9】図1におけるAIS/RDI挿入抜去部の1実施例を示す図。

【図10】図1におけるAIS/RDI格納用RAM13に形成されるテーブル構成の1例を示す図。

【図11】本発明による障害情報の転送シーケンスの1実施例を示す図。

【図12】回路ボード側のプロセッサが行う障害統計情報の転送制御の1例を示すフローチャート。

【図13】障害統計情報の通知フレームの1実施例を示す図。

【図14】本発明による障害情報転送のための他の実施例を示すシーケンス図。

【図 15】本発明による障害情報転送のための更に他の実施例を示すシーケンス図。

【図 16】本発明によるATM交換機の他の構成例を示すブロック図。

【符号の説明】

3:制御部、6:制御系転送路、10:回線インターフェース回路、14:AIS/RDI挿入抜き部、16:MPU、17:RAM、18:VPI管理用CAM、34:AIS/RDIヘッダ情報FIFO。

【図 1】

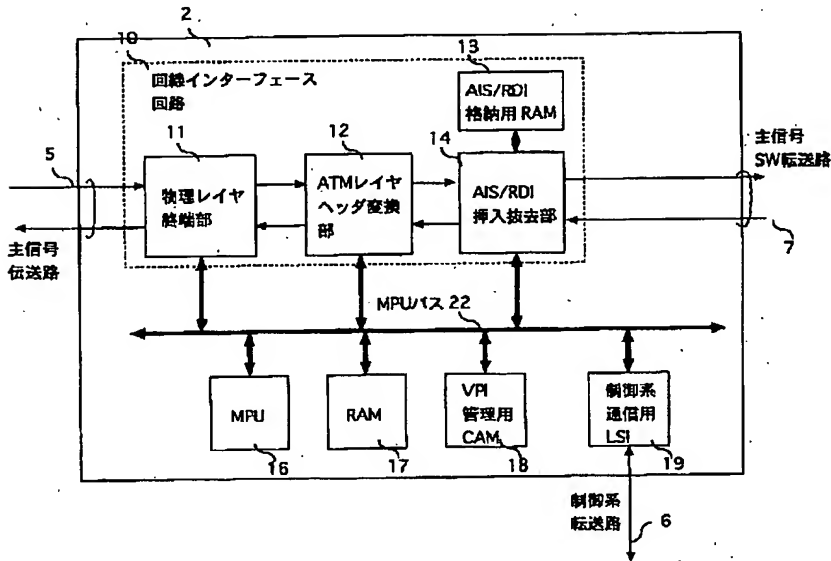
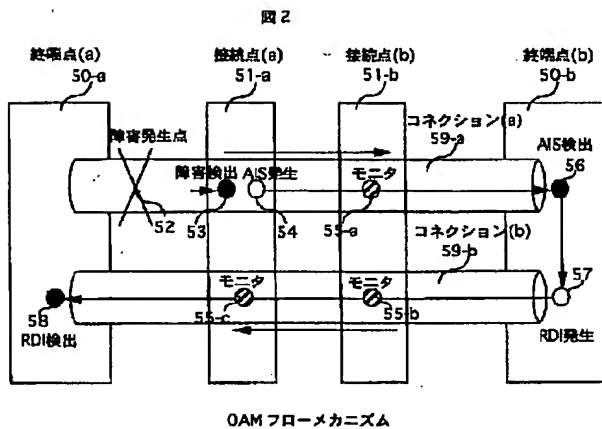


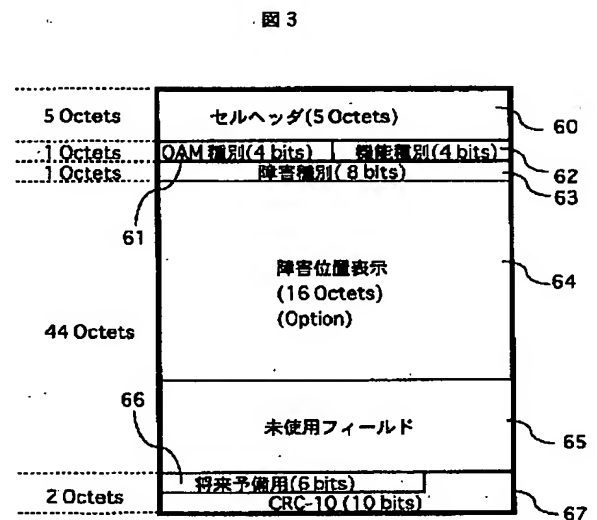
図 1

【図 2】



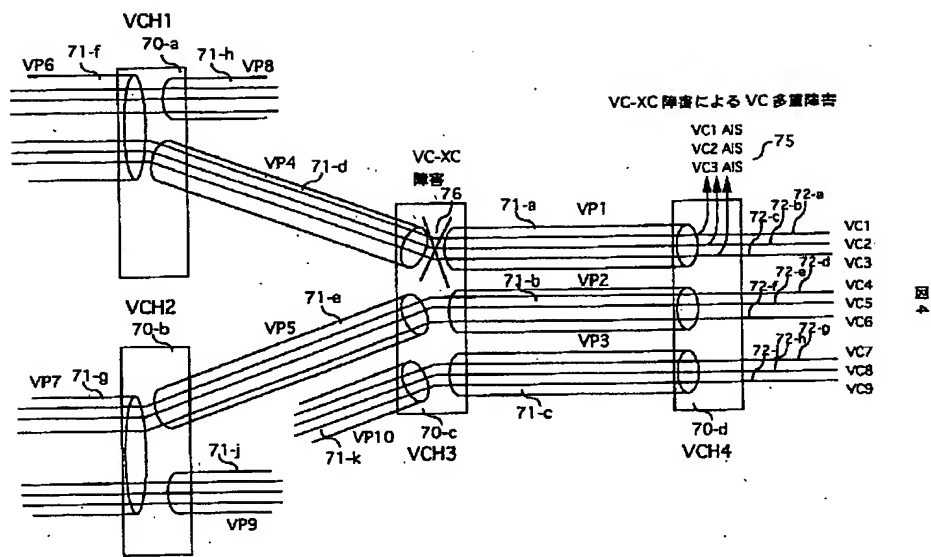
OAM フローメカニズム

【図 3】

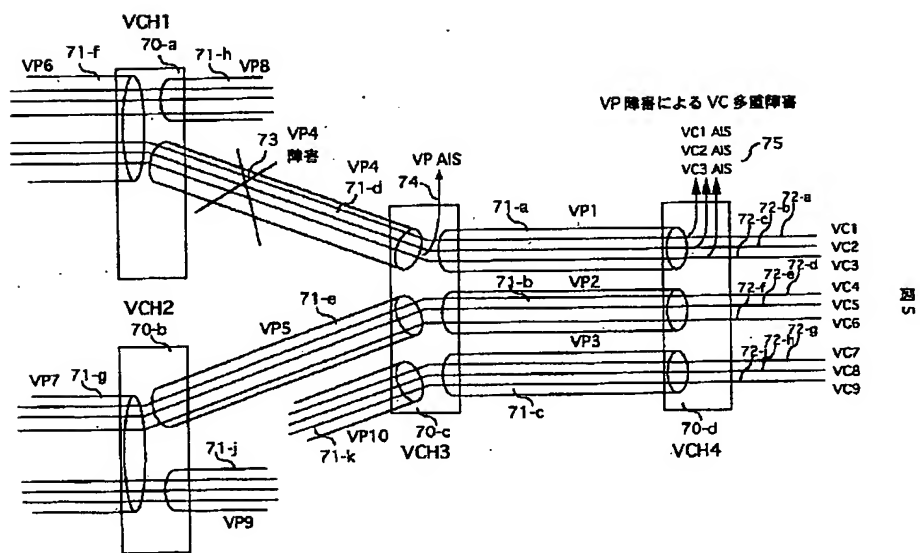


ATM レイヤ OAM AIS/RDI セルフォーマット

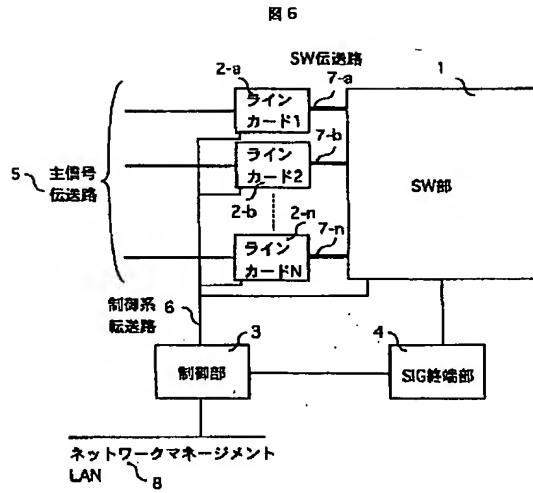
【図4】



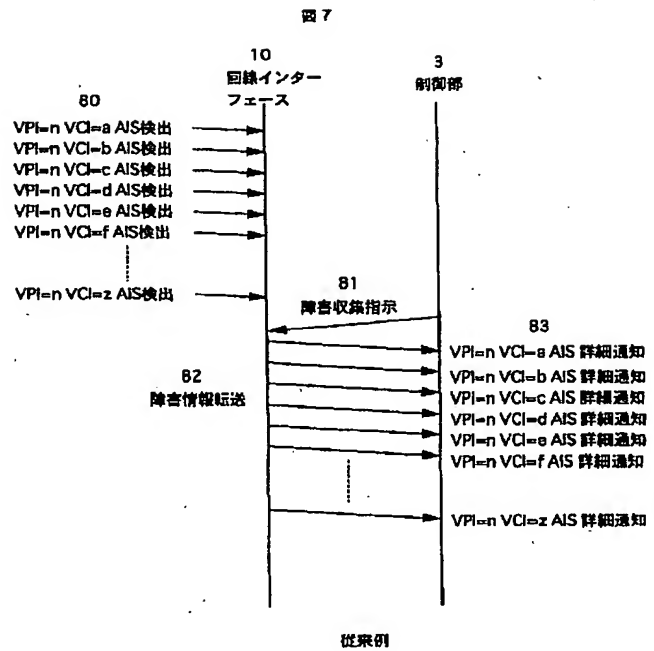
【図5】



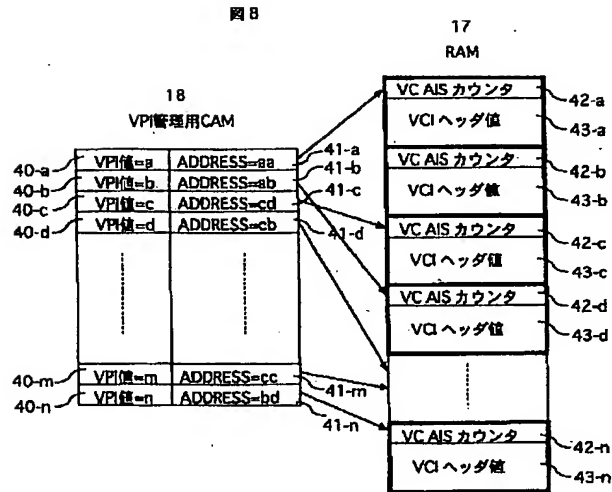
【図6】



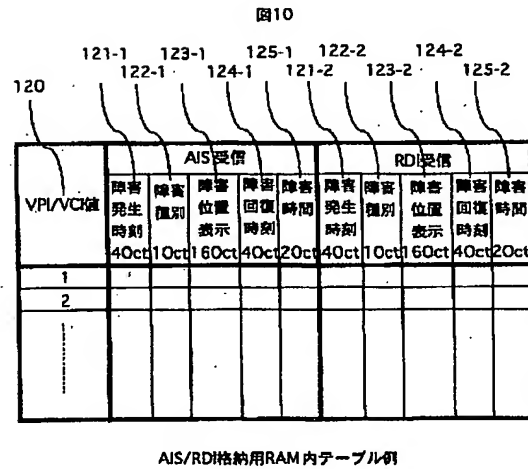
【図7】



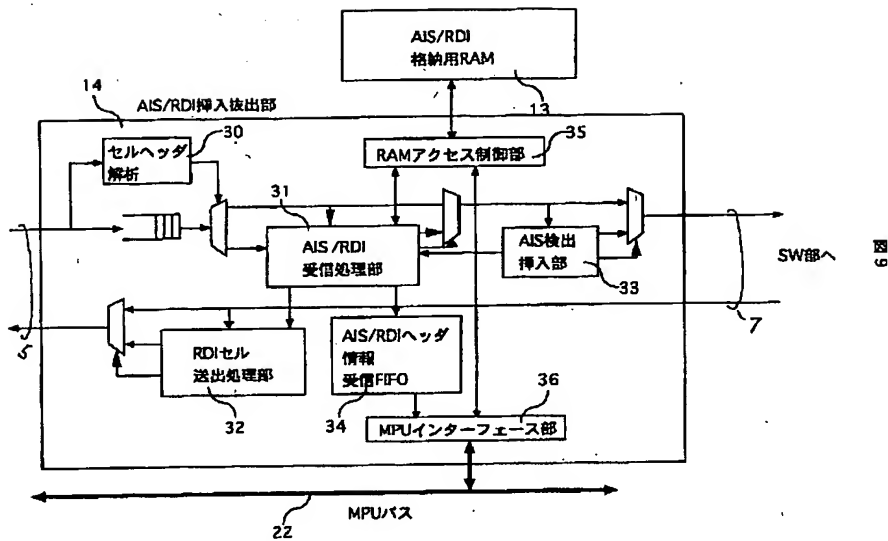
【図8】



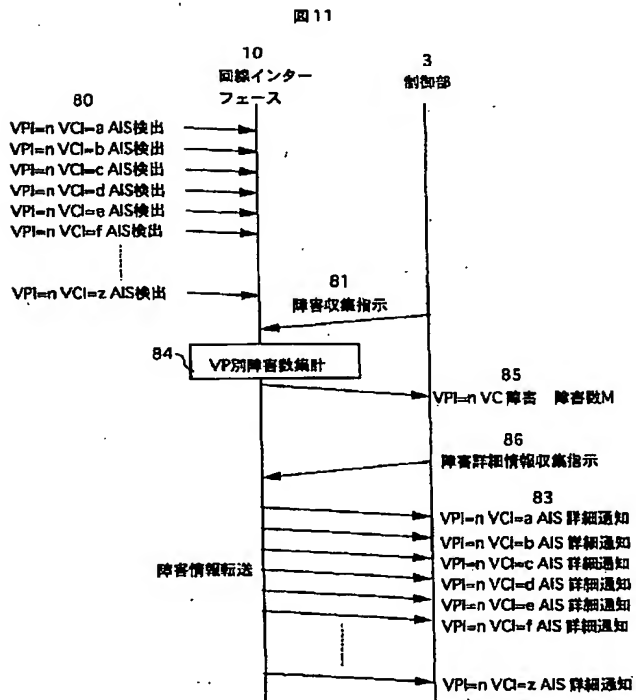
【図10】



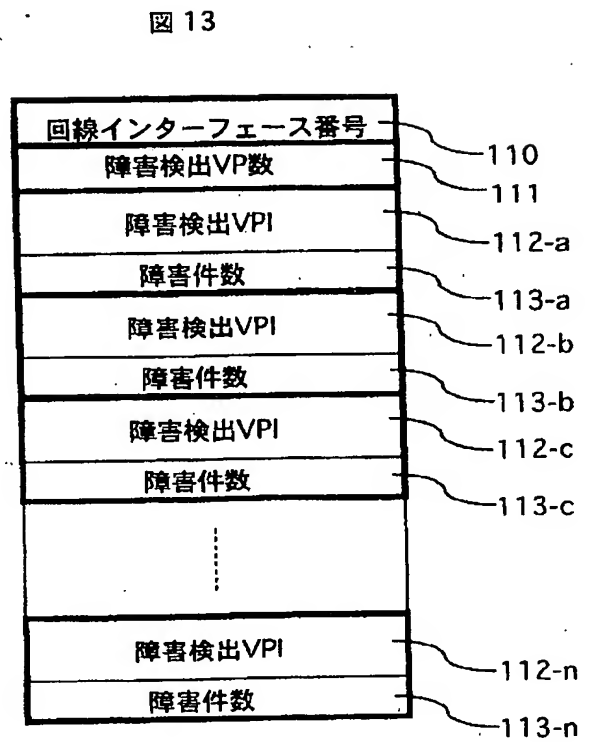
【図 9】



【図 1 1】

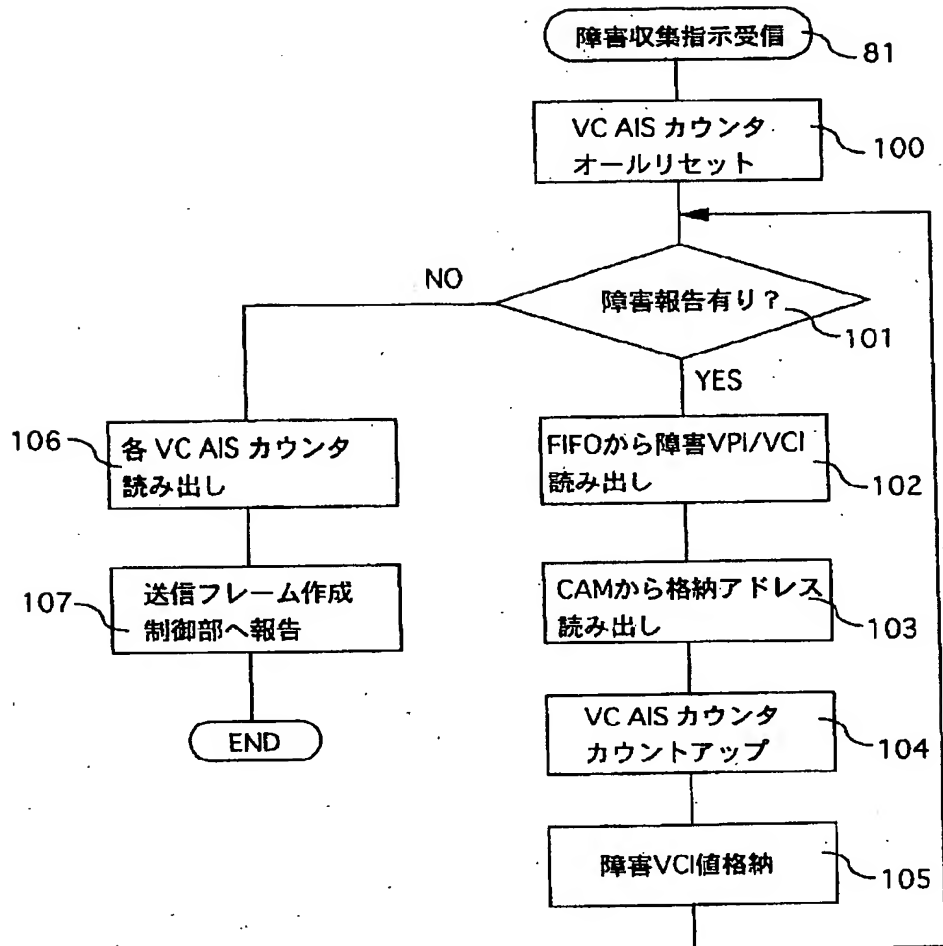


【图 13】

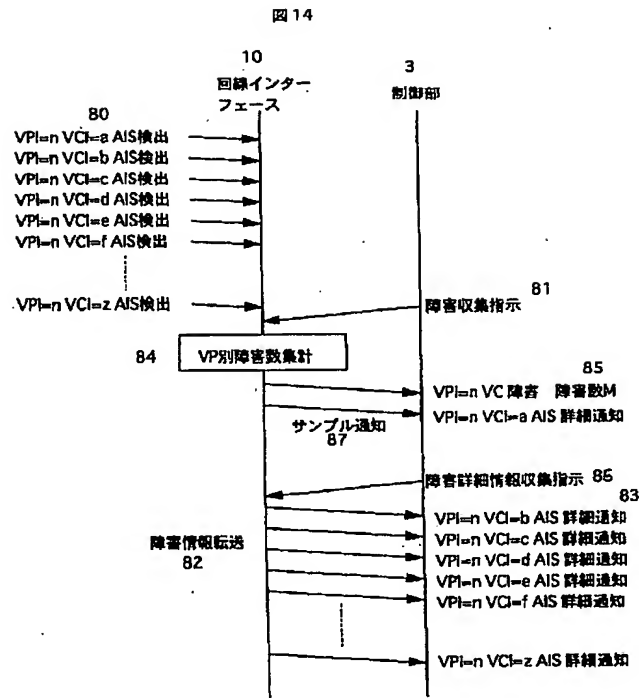


【図12】

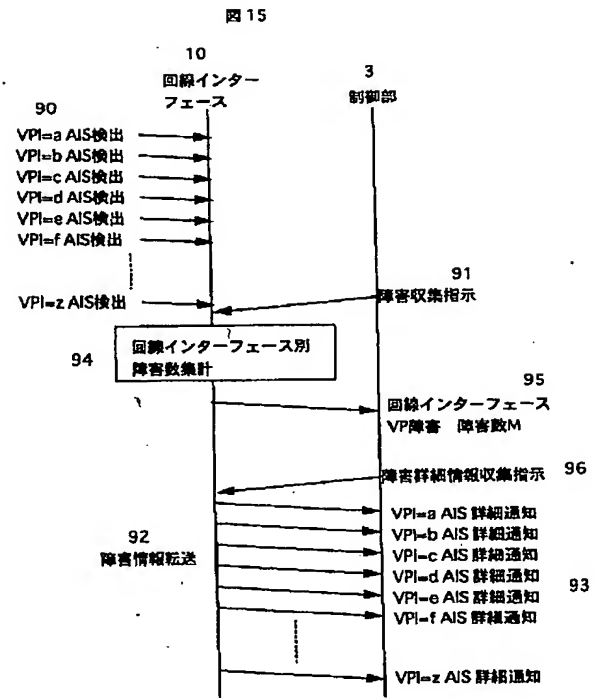
図12



【図14】



【図15】



【図16】

